

**AUTOMATIC GAIN CONTROL CIRCUIT AND RECEIVER**

Patent number: JP2001102947  
 Publication date: 2001-04-13  
 Inventor: KUDO TAKEYA; ABE SHUJI  
 Applicant: TOKYO SHIBAURA ELECTRIC CO  
 Classification:  
   - International: H04B1/16; H03G3/20; H04L27/22; H04N5/52  
   - European: H03G3/20E4; H03G3/30E3  
 Application number: JP19990277200 19990929  
 Priority number(s): JP19990277200 19990929

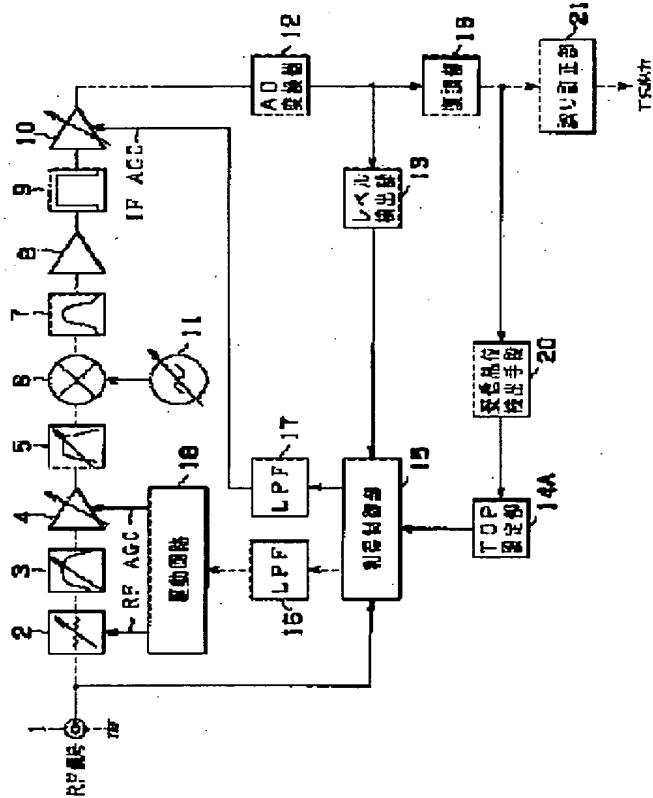
Also published as:

 EP1089429 (A)  
 US6650878 (B)  
 EP1089429 (A)

Report a data error

**Abstract of JP2001102947**

**PROBLEM TO BE SOLVED:** To provide an automatic gain control circuit which can obtain stable and excellent reception quality without being affected by a reception channel nor a received radio wave condition and a receiver which has the automatic gain control circuit. **SOLUTION:** A reception quality detecting means is provided which detects reception quality such as dispersion, error correction rate, and error rate of a constellation, and a reference level (TOP) value for switching between IF AGC operation and RF AGC operation is varied according to the reception quality to perform the best reference level (TOP) setting. Consequently, deterioration in the reception quality due to nonlinear distortion and C/N deficiency is decided from high-frequency performance differences by reception channels and a difference in received radio wave condition such as the levels of adjacent channels, thereby setting the best reception conditions.



Data supplied from the esp@cenet database - Worldwide

**THIS PAGE BLANK (USPTO**

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2001-102947

(P2001-102947A)

(43)公開日 平成13年4月13日(2001.4.13)

(51)Int.C1.<sup>7</sup>

識別記号

H04B 1/16  
H03F 1/32  
H03G 3/20  
H04L 27/22  
H04N 5/52

F I

H04B 1/16  
H03F 1/32  
H03G 3/20  
H04N 5/52  
H04L 27/22

テレコト(参考)

R 5C026  
5J090  
E 5J100  
5K004  
D 5K061

審査請求 未請求 請求項の数7

OL

(全1.1頁)

(21)出願番号

特願平11-277200

(22)出願日

平成11年9月29日(1999.9.29)

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 工藤 雄也

埼玉県深谷市幡羅町1丁目9番2号 株式会  
社東芝深谷映像工場内

(72)発明者 安部 修二

埼玉県深谷市幡羅町1丁目9番2号 株式会  
社東芝深谷映像工場内

(74)代理人 100076233

弁理士 伊藤 進

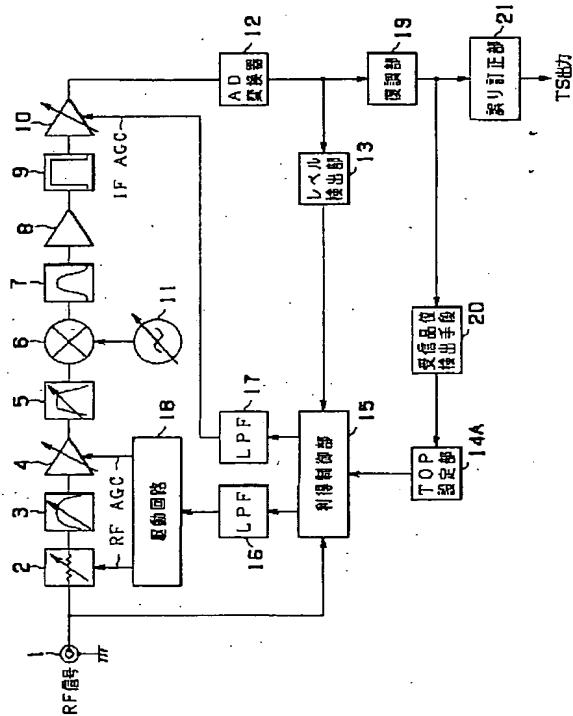
最終頁に続く

(54)【発明の名称】自動利得制御回路および受信機

(57)【要約】

【課題】 受信チャンネルや受信電波事情に左右されず、安定した良好な受信品位を得ることができる自動利得制御回路、自動利得制御回路を有する受信機を提供すること。

【解決手段】 コンスタレーションの分散、誤り訂正率、誤り率などの受信品位を検出する受信品位検出手段20を設け、受信品位に応じて、I F AGC動作とR F AGC動作との切換え用基準レベル(TOP)値を変化させ、最適な基準レベル(TOP)設定を行う。その結果、受信チャンネル毎に異なる高周波性能差や、隣接チャンネルのレベルなどの受信電波事情の違いに応じて、非線形歪みやC/N不足による受信品位の劣化を判断し、最適な受信条件に設定することが可能となる。



## 【特許請求の範囲】

【請求項 1】変調された高周波信号を選局して復調する受信機において、

入力として供給される高周波信号の入力レベルに対して非線形領域を有する回路と、

前記非線形領域を有する回路に前置された第1の利得可変回路と、

前記非線形領域を有する回路に後置された第2の利得可変回路と、

前記第2の利得可変回路から出力される信号のレベルに応じて前記第1、第2の利得可変回路の利得を制御するものであって、受信機への高周波信号の入力レベルが基準レベル以下の場合には前記第2の利得可変回路による利得制御を動作させ、前記入力レベルが前記基準レベルを越えた場合には前記第1の利得可変回路による利得制御を動作させるとともに前記第2の利得可変回路の利得をほぼ一定に維持させるように切換える利得制御部と、前記第2の利得可変回路の後段に設けられて受信品位を検出する受信品位検出手段と、

前記利得制御部における基準レベルを設定するものであって、該基準レベルは前記受信品位検出手段にて検出した受信品位に応じて変化可能な基準レベル設定手段と、を具備したことを特徴とする自動利得制御回路。

【請求項 2】前記基準レベル設定手段において基準レベルを予め指定して前記受信品位検出手段で受信品位を検出後、基準レベルを変化させた後再び受信品位を検出し、基準レベルの変化に伴って受信品位が改善する向こうに前記基準レベルを変化させて受信品位を向上させるように構成したことを特徴とする請求項 1 に記載の自動利得制御回路。

【請求項 3】前記受信品位検出手段は、コンスタレーションの分散を利用して受信品位検出を行うことを特徴とする請求項 1 又は 2 に記載の自動利得制御回路。

【請求項 4】前記受信品位検出手段は、誤り訂正率を利用して受信品位検出を行うことを特徴とする請求項 1 又は 2 に記載の自動利得制御回路。

【請求項 5】前記受信品位検出手段は、誤り訂正前または誤り訂正後の誤り率を利用して受信品位検出を行うことを特徴とする請求項 1 又は 2 に記載の自動利得制御回路。

【請求項 6】前記基準レベルの設定値を記憶する記憶手段をさらに具備し、

基準レベルを変化させて受信品位を向上させたときの基準レベルを前記記憶手段に記憶し、次回の受信時に基準レベルの初期値として使用することを特徴とする請求項 1 ~ 5 のいずれか 1 つに記載の自動利得制御回路。

【請求項 7】請求項 1 ~ 6 のいずれか 1 つに記載の自動利得制御回路を搭載したことを特徴とする受信機。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、自動利得制御回路を有する受信機に係り、地上波放送、CATV放送、衛星放送などにおける主にデジタル変調された信号（OFDM、8VSB、64QAM、QPSKなど）を受信するのに用いられる自動利得制御回路、自動利得制御回路を有する受信機に関する。

## 【0002】

【従来の技術】近年、衛星波、地上波、ケーブルなどによるデジタル放送が実施されつつある。

10 【0003】図9は、従来のデジタル変調された高周波信号を選局して復調する受信機のプロック図である。

【0004】デジタル変調された高周波信号（以下、RF信号）は、入力端子1から入力され、第1の利得可変回路2、4と帯域可変の帯域通過フィルタ（以下、BPF）3、5を介して混合器6に入力される。

【0005】混合器6では変調されたRF信号と局部発振器11の信号が混合され、中間周波数の信号（以下、IF信号）を出力する。

【0006】混合器6で周波数変換されたIF信号は、20 I F帯域用のBPF7、9と、増幅器8と、第2の利得可変回路10を介して、AD変換器12に入力される。

【0007】AD変換器12に入力されたIF信号を、AD変換器12でデジタル信号に変換し、復調部19でデジタル復調した後、更に誤り訂正部21で誤り訂正し、トランスポートストリーム（TS）として出力する。AD変換器12で振幅をデジタル信号に変換してからデジタル復調（IQ復調）するとIQ平面に位相と振幅でマッピングされた信号（I-Qコンステレーション）が得られる。

30 【0008】一方、AD変換器12からのデジタル出力はレベル検出器13に入力する。レベル検出器13では予め決めたAD変換器12の最適レベルに対する誤差を検出する。ここで、AD変換器12の最適レベルとは、AD変換器12のダイナミックレンジに適合する最適入力レベルをいう。TOP設定部14、利得制御部15、L PF16、17、駆動回路18等では、前述の第1の利得可変回路2、4と第2の利得可変回路10を制御し、AD変換器12の入力レベルが最適になるように制御を行う。

40 【0009】入力端子1から入力されるRF信号の電力は、通常1チャンネル当たり-90dB(mW)から-10dB(mW)程度である。上記の第1の利得可変回路4、混合器6、増幅器8等は、この程度の入力レベル範囲で非線形領域を持つため、隣接チャンネルなどに過大な信号が入力された場合に非線形歪み成分を発生することが知られている。これらの非線形歪み成分は希望するチャンネルの受信品位を劣化させるため、入力端子1に比較的近い回路ブロックである第1の利得可変回路2、4で減衰させる必要があることが知られている。

50 【0010】一方、比較的低いRF入力レベルでは、入

力端子1に近い回路ブロックである第1の利得可変回路2, 4のみで利得制御を行った場合には、非線形歪み改善は良好であるが必要なC/Nを確保できないために受信品位を劣化させる。このため、低い入力レベルでは、入力端子1から遠い回路ブロックである第2の利得可変回路10で利得制御を行い、必要なC/Nを確保することが有効である。

【0011】従って、受信機へのRF入力レベルが基準入力レベル（以下、TOP: Take Over Pointという）より低い場合には第2の利得可変回路10を動作させ、受信機へのRF入力レベルが基準入力レベルより高い場合には第1の利得可変回路2, 4を動作させることになる。この基準入力レベルを最適に設定することが、C/Nを確保しかつ非線形歪みを少なくして、良好な受信品位とする上で重要である。

【0012】ところが、従来、TOPの設定には、代表的な受信チャンネルにおいて、隣接チャンネルなどの妨害波が存在する最悪条件下にあっても、十分受信可能なTOP値に設定している。

【0013】しかしながら、従来の技術によれば、TOPを設定した代表チャンネルとその他のチャンネルでは、高周波回路部分の非線形歪、利得、雑音指數等に性能差があるために、全受信チャンネルにおいて最適な受信品位を得るのが困難であった。

【0014】また、隣接チャンネルなどの妨害波が存在する最悪条件下でTOPを設定するため、妨害波のレベルが低い場合や妨害波が存在しない場合には、必要以上にC/Nを劣化させてしまうという問題があった。

#### 【0015】

【発明が解決しようとする課題】上記の如く、代表チャンネルにおいてTOPを設定するため、他のチャンネルにおいて歪みとC/Nの関係が最適値に対してずれを生じるという問題があった。また、妨害波のレベルが低い場合には、必要以上にC/Nを劣化させるという問題があった。

【0016】そこで、本発明は上記の問題に鑑みてなされたもので、受信チャンネルや受信電波事情に左右されず、安定した良好な受信品位を得ることができる自動利得制御回路、自動利得制御回路を有する受信機を提供することを目的とするものである。

#### 【0017】

【課題を解決するための手段】請求項1記載の発明による自動利得制御回路は、変調された高周波信号を選局して復調する受信機において、入力として供給される高周波信号の入力レベルに対して非線形領域を有する回路と、前記非線形領域を有する回路に前置された第1の利得可変回路と、前記非線形領域を有する回路に後置された第2の利得可変回路と、前記第2の利得可変回路から出力される信号のレベルに応じて前記第1、第2の利得可変回路の利得を制御するものであって、受信機への高

周波信号の入力レベルが基準レベル以下の場合には前記第2の利得可変回路による利得制御を動作させ、前記入力レベルが前記基準レベルを越えた場合には前記第1の利得可変回路による利得制御を動作させるとともに前記第2の利得可変回路の利得をほぼ一定に維持させるよう切換える利得制御部と、前記第2の利得可変回路の後段に設けられて受信品位を検出する受信品位検出手段と、前記利得制御部における基準レベルを設定するものであって、該基準レベルは前記受信品位検出手段にて検出した受信品位に応じて変化可能な基準レベル設定手段と、を具備したものである。

【0018】請求項2記載の発明は、請求項1に記載の自動利得制御回路において、前記基準レベル設定手段において基準レベルを予め指定して前記受信品位検出手段で受信品位を検出後、基準レベルを変化させた後再び受信品位を検出し、基準レベルの変化に伴って受信品位が改善する向きに前記基準レベルを変化させて受信品位を向上させるように構成したことを特徴とする。

【0019】請求項3記載の発明は、請求項1又は2に記載の自動利得制御回路において、前記受信品位検出手段は、コンスタレーションの分散を利用して受信品位検出を行うことを特徴とする。

【0020】請求項4記載の発明は、請求項1又は2に記載の自動利得制御回路において、前記受信品位検出手段は、誤り訂正率を利用して受信品位検出を行うことを特徴とする。

【0021】請求項5記載の発明は、請求項1又は2に記載の自動利得制御回路において、前記受信品位検出手段は、誤り訂正前または誤り訂正後の誤り率を利用して受信品位検出を行うことを特徴とする。

【0022】請求項6記載の発明は、請求項1～5のいずれか1つに記載の自動利得制御回路において、前記基準レベルの設定値を記憶する記憶手段をさらに具備し、基準レベルを変化させて受信品位を向上させたときの基準レベルを前記記憶手段に記憶し、次回の受信時に基準レベルの初期値として使用することを特徴とする。

【0023】請求項7記載の発明による受信機は、請求項1～6のいずれか1つに記載の自動利得制御回路を搭載したことを特徴とする。

【0024】本発明によれば、受信品位を検出する手段を設け、受信品位に応じて、第2の利得可変回路(IFAGC)動作と第1の利得可変回路(RFAGC)動作との切換え用基準レベル(TOP)値を変化させ、最適な基準レベル設定を行う。その結果、受信チャンネル毎に異なる高周波性能差や、隣接チャンネルのレベルなどの受信電波事情の違いに応じて、非線形歪みによる受信品位の劣化とC/N不足による受信品位の劣化を総合的に判断し、最適な受信条件に設定することが可能となる。受信品位検出手段としては、コンスタレーションの分散、誤り訂正率、誤り率などを利用する。

## 【0025】

【発明の実施の形態】発明の実施の形態について図面を参照して説明する。図1は本発明の一実施の形態の自動利得制御回路を有する受信機を示すブロック図である。

【0026】図1の図9と異なる部分は、復調部19などの出力に基づいて受信品位を検出する受信品位検出手段20を設け、その受信品位検出結果に応じて、基準レベル設定手段であるTOP設定部14Aの基準レベルの設定値を変化させ、受信品位を良好とする最適な基準レベル設定を行えるようにしたものである。

【0027】図1において、デジタル変調されたRF信号は、入力端子1から入力され、第1の利得可変回路2, 4とBPF(Band Pass Filter)3, 5を介して混合器6に入力される。

【0028】第1の利得可変回路2, 4としては、例えばPINダイオードを使用した減衰器型の利得可変回路2とデュアルゲートFETを使用した利得可変増幅器型の利得可変回路4とを併用した構成としている。駆動回路18は利得制御部15では必要な電流が得られない場合や制御電圧範囲を整合させる必要がある場合に使用する。

【0029】第1の利得可変回路における利得可変回路4がデュアルゲートFETを使用した利得可変増幅器で構成された場合には、回路4は利得可変回路であるとともに非線形領域を有する回路である。この非線形領域を有する回路に対して、第1の利得可変回路2が前置されている。

【0030】混合器6では変調されたRF信号と局部発振器11の信号が混合され、IF信号を出力する。

【0031】混合器6で周波数変換されたIF信号は、BPF7, 9と、増幅器8と、第2の利得可変回路10を介して、AD変換器12に入力される。

【0032】AD変換器12に入力されたIF信号を、AD変換器12でデジタル信号に変換し、レベル検出部13により求め決めたAD変換器12の最適入力レベルに対する誤差を検出する。

【0033】レベル検出部13は、最適入力デジタル値とAD変換器12からのデジタル値との誤差を検出する誤差検出部と、その誤差値を入力しパルス幅変調(PWM)信号に変換するPWM回路とで構成されている。

【0034】TOP設定部14A、利得制御部15、LPF16, 17、駆動回路18等では、前述の第1の利得可変回路2, 4と第2の利得可変回路10を制御し、AD変換器12の入力レベルが最適になるように制御を行う。

【0035】入力端子1から入力される信号の電力は、通常1チャンネル当たり-90dB(mW)から-10dB(mW)程度であり、上記の第1の利得可変回路のうちの利得可変回路4、混合器6、増幅器8等は、この程度の入力レベル範囲で非線形領域を持つため、隣接チャ

ンネルなどに過大な信号が入力された場合に非線形歪成分を発生する。

【0036】前述したように、これらの非線形歪み成分は希望するチャンネルの受信品位を劣化させるため、入力端子1に比較的近い回路ブロックである第1の利得可変回路2, 4で減衰させる必要がある。

【0037】一方、比較的低いRF入力レベルでは、入力端子1に比較的近い回路ブロックである第1の利得可変回路2, 4のみで利得制御を行うと、必要なC/Nを確保できないために受信品位を劣化させる。このため、低いRF入力レベルの範囲では、入力端子1から遠い回路ブロックである第2の利得可変回路10で利得制御を行うことが有効である。

【0038】従って、受信機へのRF入力レベルがTOP(基準入力レベル)より低い場合には第2の利得可変回路10を動作させ、受信機へのRF入力レベルがTOPより高い場合には第1の利得可変回路2, 4を動作させることになる。このTOPを最適に設定することが、良好な受信品位を確保する上で重要である。

【0039】図1の受信機における自動利得制御回路では、回路4から増幅器8に至る範囲にある非線形領域を有する回路の、前段に利得可変回路2を配置し、後段に第2の利得可変回路10を配置し、第2の利得可変回路10のIF出力をAD変換器12でデジタル変換した信号を、レベル検出部13にてレベル検出(AD変換器12の最適入力レベルに対する誤差信号をPWM出力)

し、該検出信号を利得制御部15を介し、さらにLPF16又は17を通して平滑しAGC電圧としてRFAGCの利得可

30 变回路10に負帰還(フィードバック)することにより受信品位確保を図るものである。このとき、利得制御部15は、RF入力レベルをTOP設定部14AからのTOP(基準レベル)と比較し、RF入力レベルがTOPより低いときはレベル検出部13からの誤差PWM出力を、LPF16, 17のうちLPF17を通して第2の利得可変回路10の制御端子に供給することでIFAGC制御をし、RF入力レベルがTOPより高いときはレベル検出部13からの誤差PWM出力を、LPF16, 17のうちLPF16を通して更に駆動回路18を通して利得可変回路2, 4の各制御端子に供給することでRFAGC制御をする。

【0040】本実施の形態におけるTOPの設定については、受信品位検出手段20によって検出した受信品位に応じてTOP設定部14AのTOP(基準レベル)設定値を変更して、望ましい設定値とする。つまり、TOP設定部14AのTOPは、受信品位検出手段20による受信品位検出結果に応じて可変して設定されるようになっている。

【0041】なお、利得可変回路2, 4、および利得可変回路10のAGC制御に関して、各利得可変回路のA

GC電圧に対する利得(ゲイン)の関係は、AGC電圧が増加すると回路利得も増加する関係のリバースAGCを使用するものとして記述する。

【0042】次に、図1の動作を、図2～図4を参照しながら説明する。図2(a)～(c)はTOPの設定に関する説明を行うためのグラフを示している。横軸はRF入力レベルを示し、縦軸は利得抑圧度を示している。破線はRFAGCを行う第1の利得可変回路2, 4の利得抑圧度(dB)を示し、実線はIFAGCを行う第2の利得可変回路10の利得抑圧度(dB)を示す。

【0043】図2(a)は、TOP設定部14AにてTOPを予め-70dB(mW)に設定した状態を示す。RF入力レベルがTOP以下の場合は、第1の利得可変回路2, 4は最大利得(利得抑圧度0dB)で動作し、第2の利得可変回路10はRF入力レベルの増加に対して1:1の比率で利得を抑圧し、AD変換器12への入力レベルを一定に維持している。RF入力レベルがTOP以上の場合は、第2の利得可変回路10の利得抑圧度はTOPでの状態(図では20dB)を維持し、第1の利得可変回路2, 4はRF入力レベルの増加に対して1:1の比率で利得を抑圧し、AD変換器12への入力レベルを一定に維持している。このTOP(-70dB)の状態で、受信品位検出手段20は一旦受信品位を検出する。

【0044】次に図2(b)に示すように、TOP設定部14AはTOPを-69dB(mW)に設定する。この場合もTOPが変化したこと以外は、図2(a)と同様のレベル制御が行われる。このTOP(-69dB)の状態で及び受信品位検出手段20が受信品位を検出する。

【0045】TOPが-70dB(mW)の場合の受信品位に対して、TOPが-69dB(mW)の場合の受信品位の検出結果が改善された場合には、TOPを-68dB(mW)に変えて受信品位を検出する。反対に、TOPが-70dB(mW)の場合の受信品位の検出結果に対して、TOPが-69dB(mW)の場合の受信品位が悪化した場合には、TOPを-71dB(mW)に変えて受信品位を検出する。このようにして、TOP設定部14Aは最適なTOPの設定を行う。

【0046】上述の図2(a), (b)では、TOPを1dBずつ上昇させた例を示したが、下降させる場合であっても、変化させるステップをより細かくして精度を向上させても良いし、変化させるステップをより大きくして時間を短縮するようにしても良い。また、TOPを予め決めた2つ以上の比較的少ない選択肢の間で変化させても良い。

【0047】図3(a)および図3(b)は受信品位検出手段20の一例を説明する図である。ここでは、受信品位検出手段20はデジタル復調後のI-Qコンスタレーションの分散(広がり度合い)を検出する機能を有している。

【0048】図3(a)はQPSKにおける理想的なコン

スタレーションを示し、図3(b)は受信品位が劣化した状態のコンスタレーションを示す。

【0049】非線形歪みが受信品位に悪影響を及ぼした場合やC/Nが不足して受信品位に悪影響を及ぼした場合は、図3(b)に示すように、コンスタレーションが理想的な点(図3(a)参照)に対して一定時間で広がりを持って分布する。このコンスタレーションの点の分散を受信品位検出手段20で統計処理することによって受信品位の優劣を判定することができる。

10 【0050】次に、図1における利得制御部15の構成およびその動作を、図4(a), (b)を参照して説明する。

【0051】図4(a), (b)で、入力端子151にはレベル検出手部13からAD変換器12の最適入力レベルに対する誤差PWM信号が入力される。このPWM信号は、スイッチ部152に供給される。スイッチ部152は、切換信号発生部153からの切換信号によって運動して同時に切換え可能な2つのスイッチSW1, SW2で構成されている。スイッチSW1, SW2はそれぞれ2つの入力端a, bと1つの摺動端(出力端)cを有し、切り換え信号にて摺動端cが入力端a又はbの一方に電気的に接続されるものである。スイッチSW1の一方の入力端aには利得可変回路2, 4が最大利得(図2で利得抑圧度0dB)となるときのRFAGC電圧を与える直流電圧源E1が接続しており、スイッチSW1の他方の入力端bとスイッチSW2の一方の入力端aとは共通に接続され、その共通接続点には入力端子151からレベル誤差に対応した前記PWM信号が供給されている。スイッチSW2の他方の入力端bにはTOP(基準レベルであり図2参照)でのIFAGC電圧を与える直流電圧源E2が接続している。直流電圧源E2は、端子154に供給されるTOPの値に応じて電圧が変わる可変直流電圧源で構成される。切換信号発生部153は、一方の入力端154にRF入力端子1からのRF信号に基づいたRF入力レベルを入力し、もう一方の入力端155にTOP設定部14Aから出力されるTOPを入力しており、RF入力レベルとTOPを比較し、図4(a)に示すようにRF入力レベルがTOPより低いときはスイッチSW1, SW2を同時に入力端a側に切り換える切換信号を発生し、

40 図4(b)に示すようにRF入力レベルがTOPより高いときはスイッチSW1, SW2を同時に入力端b側に切り換える切換信号を発生する。

【0052】以上の図4の構成において、RF入力信号のレベルが例えば-65dB(mW)であり、そのときの受信品位検出結果に基づいて設定された最適なTOP設定値が-60dB(mW)であるときは、RF入力レベルに対するRFAGC及びIFAGCの利得抑圧度の関係は図2(c)に示すようになり、RF入力レベルがTOPより低くなっているので、図4(a)に示すようにスイッチ部152を構成するスイッチSW1, SW2

は切換信号発生部153の制御により入力端a側に切り換えられ、その結果、第1の利得可変回路2，4はRF AGC電圧として直流電圧源E1から最大利得を与える電圧をLPF16を通して入力して動作し、第2の利得可変回路10はIF AGC電圧として、レベル検出部13からのPWM信号をLPF17を通して入力してIF AGC利得制御動作を行う。

【0053】また、RF入力信号のレベルが例えば-65dB(mW)であり、そのときの受信品位検出結果に基づいて設定された最適なTOP設定値が-70dB(mW)となったときは、RF入力レベルに対する、RF AGC及びIF AGCの利得抑圧度の関係は図2(a)に示すようになり、RF入力レベルがTOPより高くなっているので、図4(b)に示すようにスイッチ部152を構成するスイッチSW1, SW2は切換信号発生部153の制御により入力端b側に切り換えられ、その結果、第2の利得可変回路10はIF AGC電圧として可変直流電圧源E2からのTOP設定値(-70dB(mW))での利得抑圧度(図では20dB)を与える電圧をLPF17を通して入力して動作し、第1の利得可変回路2,4はRF AGC電圧として、レベル検出部13からのPWM信号をLPF16を通して入力してRF AGC利得制御動作を行う。

【0054】なお、レベル検出部13内にPWM回路を構成する代わりに、利得制御部15内にPWM回路を構成してもよい。PWM回路はレベル検出部13内のデジタル回路(誤差検出部)との整合性が良いために使用されているものであり、第1のLPF16と第2のLPF17の機能としてはいずれもPWMのパルスのリップルを抑圧すれば良い。このため、PWMパルスの周期を短く設定することでLPF16, 17の時定数を小さく設定できるため、必要に応じて高速な制御が可能となる。

【0055】ところで、図2(a), (b)に示した利得制御を実践する方法としては、図4(a), (b)で説明したような論理的な回路構成により第1の利得可変回路2, 4(RF AGC)と第2の利得可変回路10(IF AGC)を選択的に制御するものがあるが、図5に示すように利得制御部15にコンパレータを使用したアナログ制御回路を使用しても良い。

【0056】図5は利得制御部15の他の実施形態を示すものである。図1における利得制御部15としてコンパレータを用いたものである。このとき、LPF16の時定数はLPF17の時定数に比して大きく設定され、LPF17の出力電圧はレベル検出部13の出力変化に対して速く追随することが可能であり、LPF16の出力電圧はレベル検出部13の出力変化に対してゆっくりと追随することが可能な構成となっている。

【0057】以下、図5の動作について説明する。レベル検出部13から得られた制御電圧(PWM信号)はLPF17で平滑され、第2の利得可変回路10を制御す

る。LPF17で平滑化された電圧はコンパレータ15の一方の入力端に入力する。TOP設定部14Aで設定されたTOP(基準電圧)はコンパレータ15のもう一方の入力端に入力する。前述したようにレベル検出部13は、AD変換器12の出力レベルがAD変換器12の最適入力レベルに対して有する誤差を検出し、誤差に応じた制御電圧(PWM信号)を出力するものである。

【0058】i) RF入力レベルがTOPのレベルよりも低くなりレベル検出部13からの制御電圧(最適入力レベルに対する誤差電圧)が大きくなることによってLPF17の出力電圧がTOP設定部14Aで設定された基準電圧より高い場合は、コンパレータ15からはハイレベル電圧が出力され(つまり、コンパレータ15としての最大電圧が出力され)、これによってLPF16からは第1の利得可変回路2, 4に対してAGC電圧の最大値が供給されるので、コンパレータ15出力がハイレベルの期間は、第1の利得可変回路2, 4は最大利得のままとされ、LPF17の出力をIF AGC電圧として用いて第2の利得可変回路10のみでAD変換器12の入力レベルを一定にするようIF AGC動作が行われる。

【0059】ii) 反対にRF入力レベルがTOPのレベルよりも高くなりレベル検出部13からの制御電圧(最適入力レベルに対する誤差電圧)が小さくなることによってLPF17の出力電圧がTOP設定部14Aで設定された基準電圧より低い場合は、コンパレータ15の出力電圧はローレベル電圧(つまり基準電位点の電位)になるので、LPF16の時定数をLPF17の時定数の1,000倍~10,000倍に設定することで、LPF16の出力(RF AGC電圧)はゆっくりと下降し、それに従って第1の利得可変回路2, 4の利得も前記i)で述べた最大利得からゆっくりと下降(換言すれば利得抑圧度がゆっくりと上昇)する。結果として、コンパレータ15出力がローレベルの期間は、第2の利得可変回路10の利得をほぼ一定に維持したままで、LPF16の出力をRF AGC電圧として用いて第1の利得可変回路2, 4によりAD変換器12の入力レベルを一定にするようRF AGC動作が行われる。このようなアナログ制御回路構成によっても、図2(a), (b)で説明したような制御をすることが可能である。

【0060】図6は本発明の他の実施の形態の自動利得制御回路を有する受信機を示すブロック図である。

【0061】図6において、図1と異なる点は、受信品位検出手段20は、誤り訂正部21における誤り訂正前の誤り率や誤り訂正率及び誤り訂正後の誤り率を利用して受信品位検出を行うものである。

【0062】また、一般にビタビ、リードソロモンなどが、複合して誤り訂正を行う場合があるが、そのような場合には例えばビタビの誤り訂正率や、リードソロモンの誤り訂正率のいずれを利用して受信品位検出を行って

も良い。

【0063】図7(a), (b) 及び図8(a)~(c)は図6の受信品位検出を更に詳しく示したものである。

【0064】これらの図において、誤り訂正部21は、ビタビアルゴリズムと呼ばれる手法を用いた畳み込み復号部22と、送信側でインターリーブ（データの配列を送り出す順番を変える操作）されたデータを元に戻すデータインターリーブ部23と、リードソロモン復号部24で構成されている。

【0065】図7は、受信品位検出手段20として、誤り訂正率を利用して受信品位検出を行う実施の形態を示している。図7(a)は畳み込み復号部22における誤り訂正率による受信品位検出の構成例を示している。図7(b)はリードソロモン復号部24における誤り訂正率による受信品位検出の構成例を示している。

【0066】図8は、受信品位検出手段20として、誤り訂正前または誤り訂正後の誤り率を利用して受信品位検出を行う実施の形態を示している。図8(a)は畳み込み復号部22にて畳み込み復号を行う前における誤り率による受信品位検出の構成例を示している。図8(b)は畳み込み復号部22にて畳み込み復号を行った後における誤り率による受信品位検出の構成例を示している。図8(c)はリードソロモン復号部24にてリードソロモン復号を行う前における誤り率による受信品位検出の構成例を示している。

【0067】以上説明したとおり、受信条件によってTOPの最適値を可変して設定することになるが、受信地点や受信チャンネルが一定の場合にはTOPの最適値が大きく変化することが希であることは容易に予測できる。次にこのような条件下で有効な実施の形態を以下に示す。

【0068】初回の受信時にTOPの最適値を選定した後、そのTOPの設定値を受信機内の記憶装置に保存して、次に受信する場合には、保存されたTOPの設定値を初期値として使用し、必要に応じて更に最適化を行う。記憶装置としては、図1及び図6におけるTOP設定部14Aに設けた構成としてもよい。

【0069】この構成により、次回以降の受信時に受信品位を向上させるために要する時間を短縮することができる。

【0070】尚、図1では、RF信号をIF信号に周波数変換した後、復調部19にて直交検波を行ってI, Qベースバンド信号を出力する構成としているが、本発明はこのような構成に限定されず、RF信号から直接直交検波を行ってベースバンド信号を出力する構成に対しても適用できる。

【0071】

【発明の効果】以上述べたように本発明によれば、受信チャンネル毎に異なる高周波性能の違いや、隣接チャン

ネルのレベルなどの受信電波事情の違いがある場合であっても、そのような事情に合わせて安定した受信品位を得ることができる。

【0072】地上波放送の固定受信または移動受信においては、電界強度、アナログ信号による妨害、マルチバス、フェージングなどによって受信条件が著しく異なるが、このような場合に特に有効である。

#### 【図面の簡単な説明】

【図1】本発明の一実施の形態の自動利得制御回路を有する受信機を示すブロック図。

【図2】TOPの可変設定を説明するための、RF入力レベル対利得抑圧度のグラフ。

【図3】受信品位検出手段の一実施形態を説明するための、I-Qコンスタレーションの分散を示す図。

【図4】図1における利得制御部の構成例及び動作を説明する図

【図5】図1における利得制御部の他の構成例（利得制御部にコンバレータを使用したアナログ制御回路の例）を示すブロック図。

【図6】本発明の他の実施の形態の自動利得制御回路を有する受信機を示すブロック図。

【図7】受信品位検出手段の一実施形態を説明するための、誤り訂正率による受信品位検出を示すブロック図。

【図8】受信品位検出手段の一実施形態を説明するための、誤り率による受信品位検出を示すブロック図。

【図9】従来の自動利得制御回路を有する受信機を示すブロック図

#### 【符号の説明】

1…RF入力端子

2…第1の利得可変回路

3, 5, 7, 9…BPF

4…第1の利得可変回路であると同時に非線形領域を有する回路

6…非線形領域を有する回路（混合器）

8…非線形領域を有する回路（増幅器）

10…第2の利得可変回路

11…局部発振器

12…AD変換器

13…レベル検出部

14A…TOP設定部（基準レベル設定手段）

15…利得制御部

16, 17…LPF

18…駆動回路

19…復調部

20…受信品位検出手段

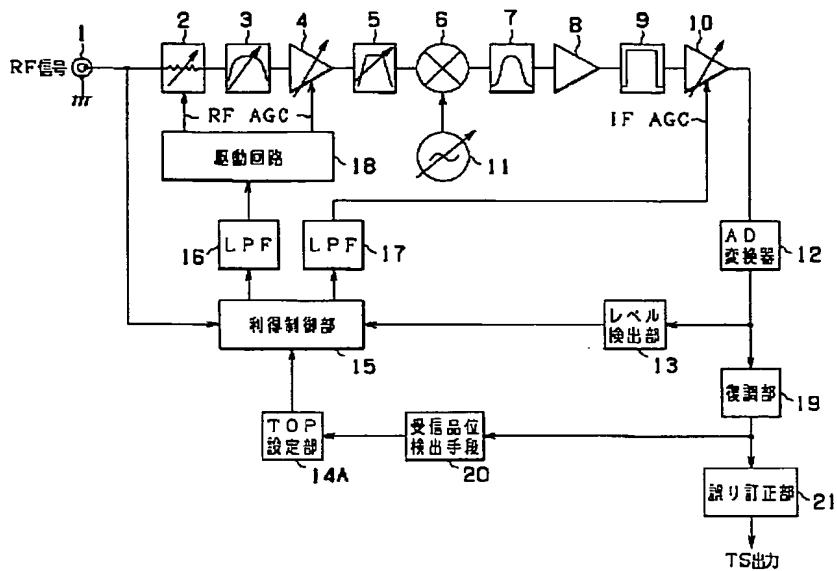
21…誤り訂正部

22…畳み込み復号部

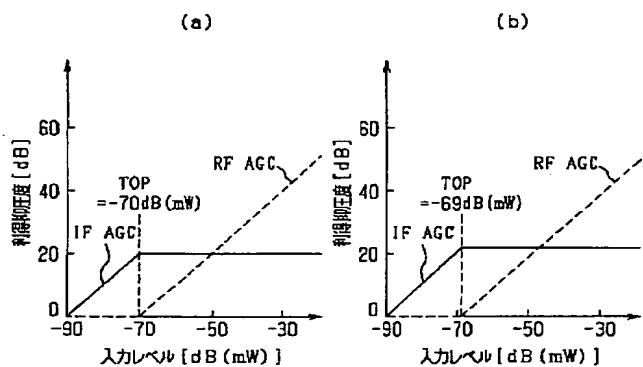
23…データインターリーブ部

24…リードソロモン復号部

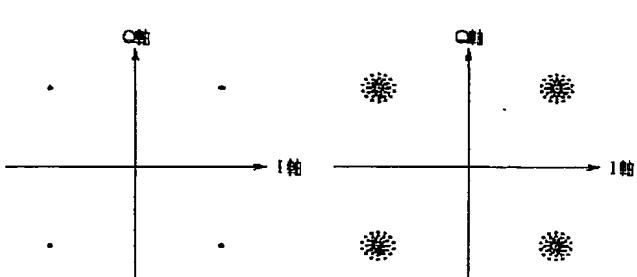
【図1】



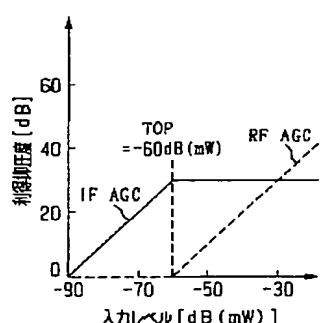
【図2】



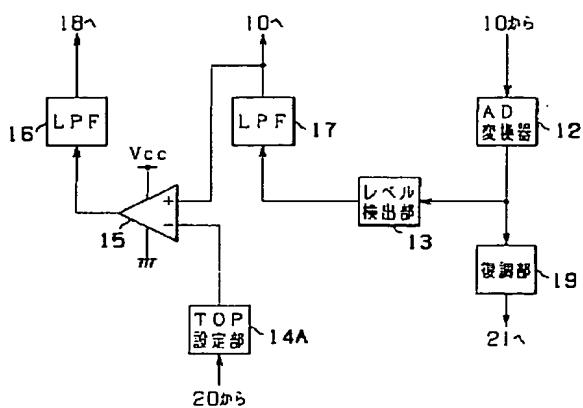
【図3】



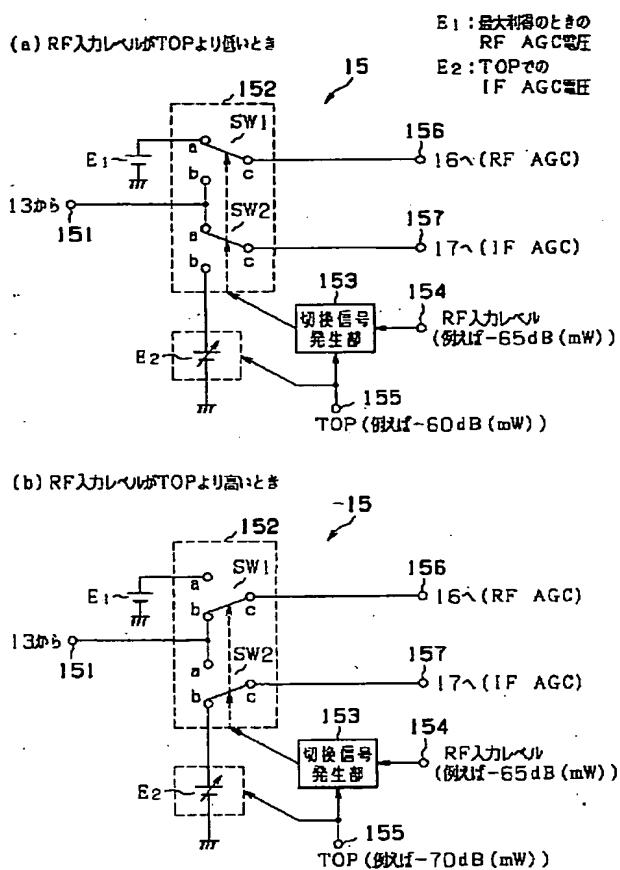
(c)



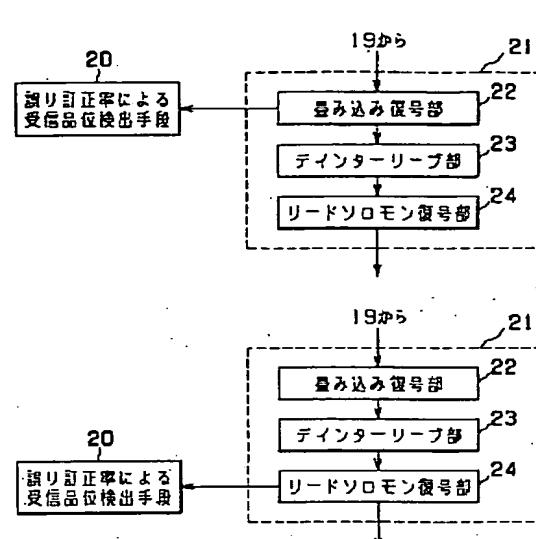
【図5】



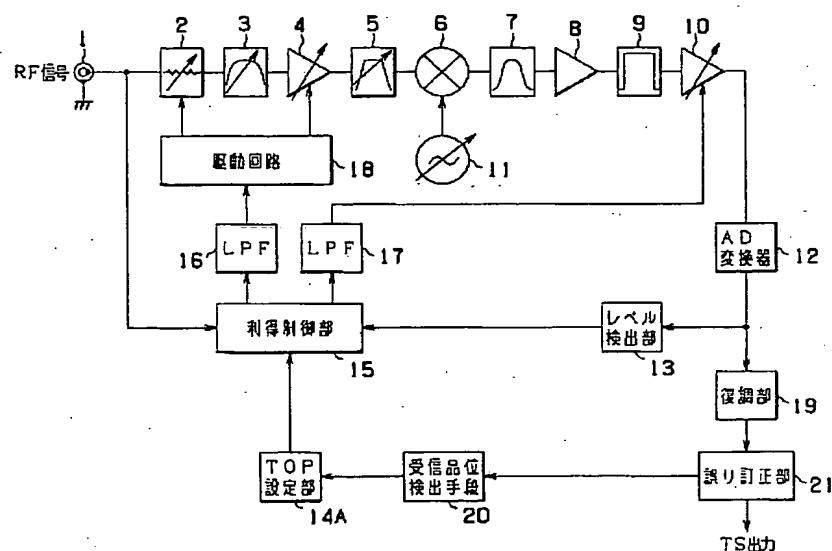
【図4】



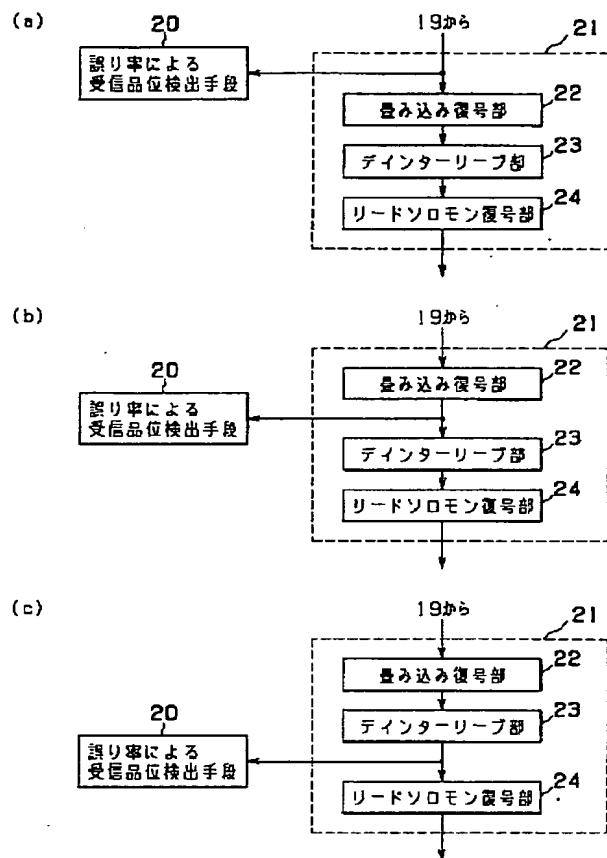
【図7】



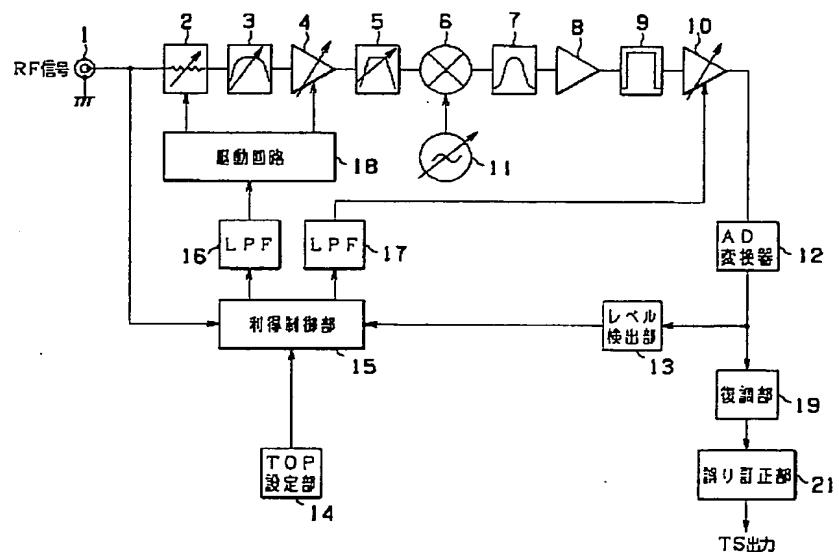
【図6】



【図8】



【図9】



フロントページの続き

F ターム(参考) 5C026 BA12 BA20  
5J090 AA01 AA51 CA32 CA58 DN02  
FA17 FA18 GN08 HA01 HA39  
KA41 MA13 MN02 SA01 TA01  
TA02  
5J100 AA02 AA16 BB01 BB16 BC05  
CA01 CA12 CA23 CA31 FA02  
JA01 LA01 LA09 LA10  
5K004 AA05 FA09 FH01 FH04  
5K061 AA11 BB07 BB10 BB15 CC00  
CC23 CC45 CC52 JJ02 JJ12  
JJ24

**THIS PAGE BLANK (USPTO)**